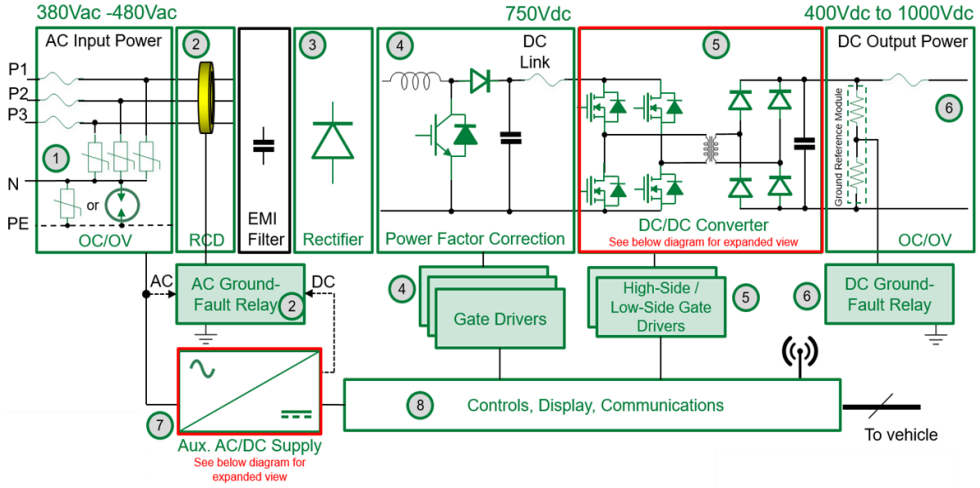
# فصل ۱:

# مقدمات، آشنایی با مفاهیم الکترونیک قدرت و نرم افزار PSpice

۱-۱- معرفی نرم‌افزارهای SPICE، PSpice و Capture

۱-۲- کلیدها در Pspice (کلید کنترل شده با ولتاژ، دیودها، ترانزیستورها، تایریستورها)

۱-۳- مشکلات همگرایی در PSpice



## ۱–۱– معرفی نرم‌افزارهای SPICE، PSpice و Capture

- شبیه‌سازی کامپیوتری ابزار تحلیل و طراحی ارزشمندی است که در سراسر این کتاب مورد تأکید قرار دارد. SPICE یک برنامه شبیه‌سازی مدار است که در دانشکده مهندسی برق و علوم کامپیوتر دانشگاه کالیفرنیا در برکلی توسعه یافته است. PSpice یک نسخه تجاری قابل دسترس از SPICE است که برای کامپیوترهای شخصی تهیه شده است. Capture یک برنامه واسط گرافیکی است که اجازه می‌دهد که شبیه‌سازی از روی یک نمایش گرافیکی از دیاگرام مدار اجرا شود. شرکت Cadence محصولی به نام OrCAD Capture را ارائه می‌دهد که نسخه آزمایشی آن رایگان است. تقریباً تمام شبیه‌سازی‌های این کتاب توسط نسخه آزمایشی، قابل اجرا می‌باشند.

- ✓ بسته به هدف شبیه‌سازی، در سطوح مختلفی از مدل‌سازی قطعات و المان‌ها، می‌توان شبیه‌سازی را اجرا کرد. بیشتر مثال‌های شبیه‌سازی و تمرین‌ها، از مدل ایده‌آل یا مدل پیش‌فرض استفاده می‌کنند که با تقریب ابتدایی نتایج را ایجاد می‌کنند. این همان کاری است که در کارهای تحلیلی اولیه در مورد موضوعات هر کتاب درسی انجام می‌شود. یک مهندس می‌تواند پس از فراگیری عملکرد پایه یک مدار الکترونیک قدرت، جزئیات مدل قطعات را برای یک رسیدن به پیش‌بینی دقیق‌تر از رفتار یک مدار واقعی در نظر بگیرد.

- ✓ Probe یک برنامه کمک‌پردازشی گرافیکی بسیار سودمندی است که همراه PSpice عرضه می‌شود. در Probe شکل-موج هر ولتاژ یا جریان مدار می‌تواند به‌صورت گرافیکی نمایش داده شود. این برنامه دید خوبی از رفتار مدار به دانشجو می‌دهد که در تحلیل با قلم و کاغذ امکان‌پذیر نیست. علاوه بر این، Probe توانایی محاسبات ریاضی که جریان‌ها و یا ولتاژها را در برداشته باشد، مانند محاسبه مقدار مؤثر (RMS) یا مقدار متوسط را داراست.

- ✓ مثال‌هایی از تحلیل و طراحی مدارهای الکترونیک قدرت در تمامی بخش‌های این کتاب وجود دارد. فایل‌های مداری PSpice که در این کتاب آمده است توسط نسخه ۱۶/۰ ایجاد شده‌اند. در نسخه‌های متوالی نرم‌افزار، به‌روزرسانی‌هایی در روش‌های شبیه‌سازی ایجاد می‌شود.

# ۱–۲– کلیدها در PSpice

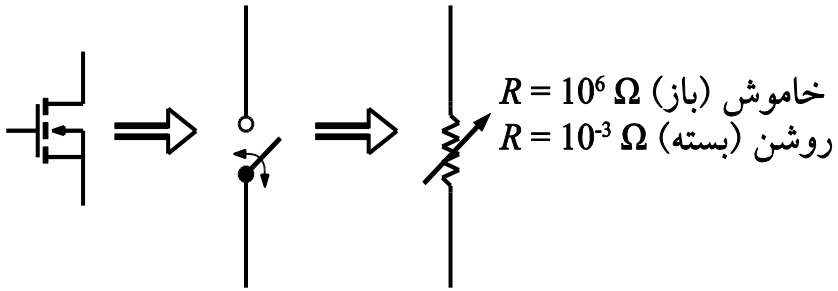
## کلیدهای کنترل‌شده با ولتاژ

- کلید کنترل‌شده با ولتاژ Sbreak در PSpice به‌عنوان یک مدل ایده‌آل برای بیشتر قطعات الکترونیکی قابل استفاده است. شکل ۱–۱ موضوع استفاده از یک مقاومت کنترل‌شده، به‌عنوان کلید در شبیه‌سازی مدارات الکترونیک قدرت در PSpice، را نشان می‌دهد.

- یک MOSFET یا هر قطعه کلیدزنی دیگر، در حالت ایده‌آل یک کلید بسته یا یک کلید باز است. یک مقاومت بزرگ یک کلید باز و یک مقاومت کوچک یک کلید بسته را تقریب می‌زند. مشخصه‌های مدل کلید به‌صورت زیر هستند.

| مشخصه | توصیف | مقدار پیش فرض |
|---|---|---|
| RON | مقاومت حالت "روشن" | ۱ (این مقدار را به ۰/۰۰۱ یا ۰/۰۱ اهم کاهش دهید) |
| ROFF | مقاومت حالت "خاموش" | ۱۰$^{۶}$ Ω |
| VON | ولتاژ کنترل برای حالت روشن | ۱/۰ V |
| VOFF | ولتاژ کنترل برای حالت خاموش | ۰ V |

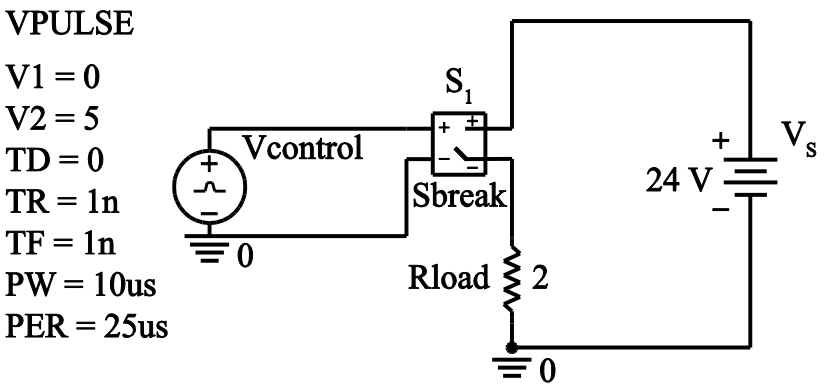
- با کنترل ولتاژ، مقاومت از بزرگ به کوچک تغییر می‌کند. مقدار پیش‌فرض مقاومت حالت خاموش ۱MΩ است که در مدارهای الکترونیک قدرت تقریب خوبی از یک مدار باز می‌باشد. مقدار پیش‌فرض مقاومت ۱Ω برای حالت روشن، معمولاً خیلی بزرگ است. اگر کلید بخواهد ایده‌آل باشد، مقاومت حالت روشن در مدل کلید باید به مقدار بسیار کوچک‌تری مانند ۰/۰۰۱ Ω یا ۰/۰۱ Ω تغییر یابد.




شکل ۱–۱– پیاده‌سازی یک کلید با مقاومت در PSpice.

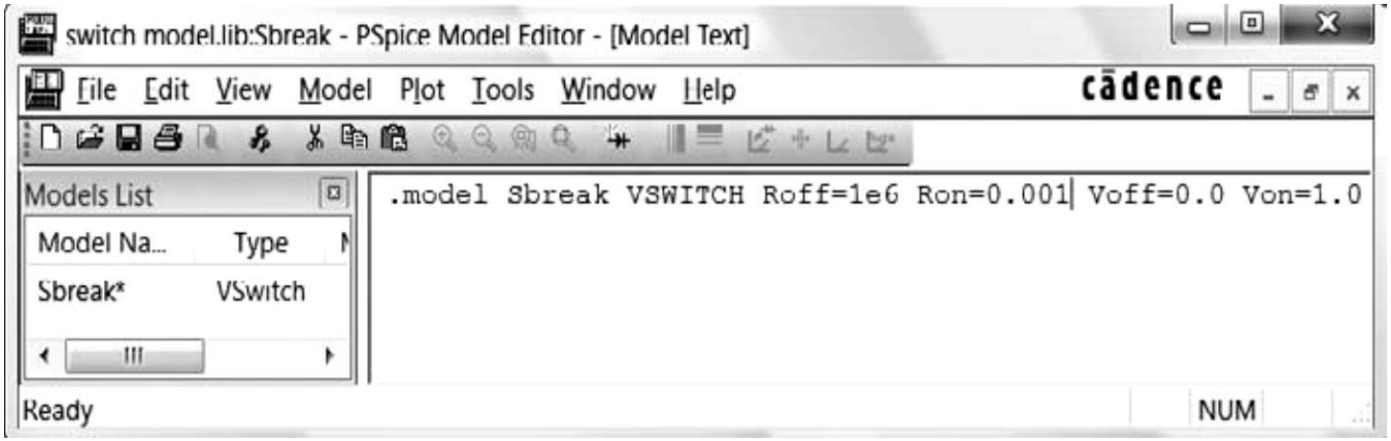
## ❑ مثال ۱-۱- کلید کنترل‌شده با ولتاژ در PSpice

نمودار برنامه Capture برای یک مدار کلیدزنی، در شکل ۱-۲-الف نشان داده شده است. کلید، توسط کلید کنترل‌شده با ولتاژ Sbreak که در کتابخانه Breakout قرار دارد، پیاده‌سازی شده است. ولتاژ کنترل VPULSE است و از مشخصه نشان داده‌شده استفاده می‌کند. V1 و V2 سطوح ولتاژهای روشن و خاموش کردن کلید را نشان می‌دهند که به‌صورت پیش‌فرض روی ۰V و ۱V تنظیم شده‌اند. دوره کلیدزنی ۲۵ms است که متناظر با فرکانس ۴۰kHz می‌باشد.
مدل PSpice برای Sbreak با کلیک کردن روی *edit* و سپس *PSpice model* قابل دسترسی است. پنجره ویرایشگر مدل در شکل ۱-۲-ب نمایش داده شده است. مقدار مقاومت حالت روشن به ۰/۰۰۱Ω تغییر کرده است تا کلید ایده‌آل تقریب زده شود. منوی تحلیل حالت گذرا از بخش Simulation Setting قابل دسترسی است. همان‌گونه که در شکل ۱-۲-ج نشان داده شده، زمان اجرای شبیه‌سازی ۸۰μs است. در شکل ۱-۲-د، خروجی Probe، شامل ولتاژ کنترل کلید و همچنین شکل موج ولتاژ دو سر مقاومت بار، نشان داده شده است.

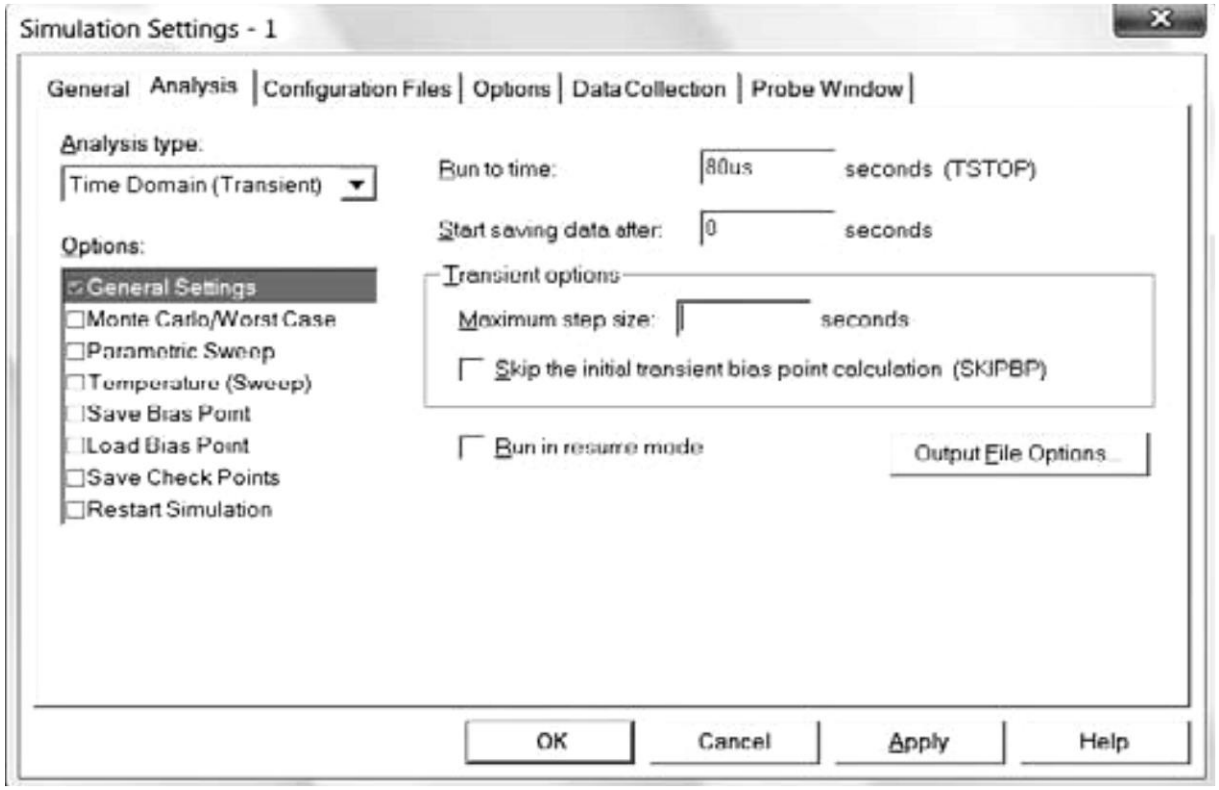



(الف)

**شکل ۱-۲- الف) مدار برای مثال ۱-۱، ب) ویرایش مدل کلید Sbreak در PSpice با قرار دادن Ron=۰/۱ Ω، ج) تنظیم تحلیل حالت گذرا د) خروجی Probe (ادامه دارد).**

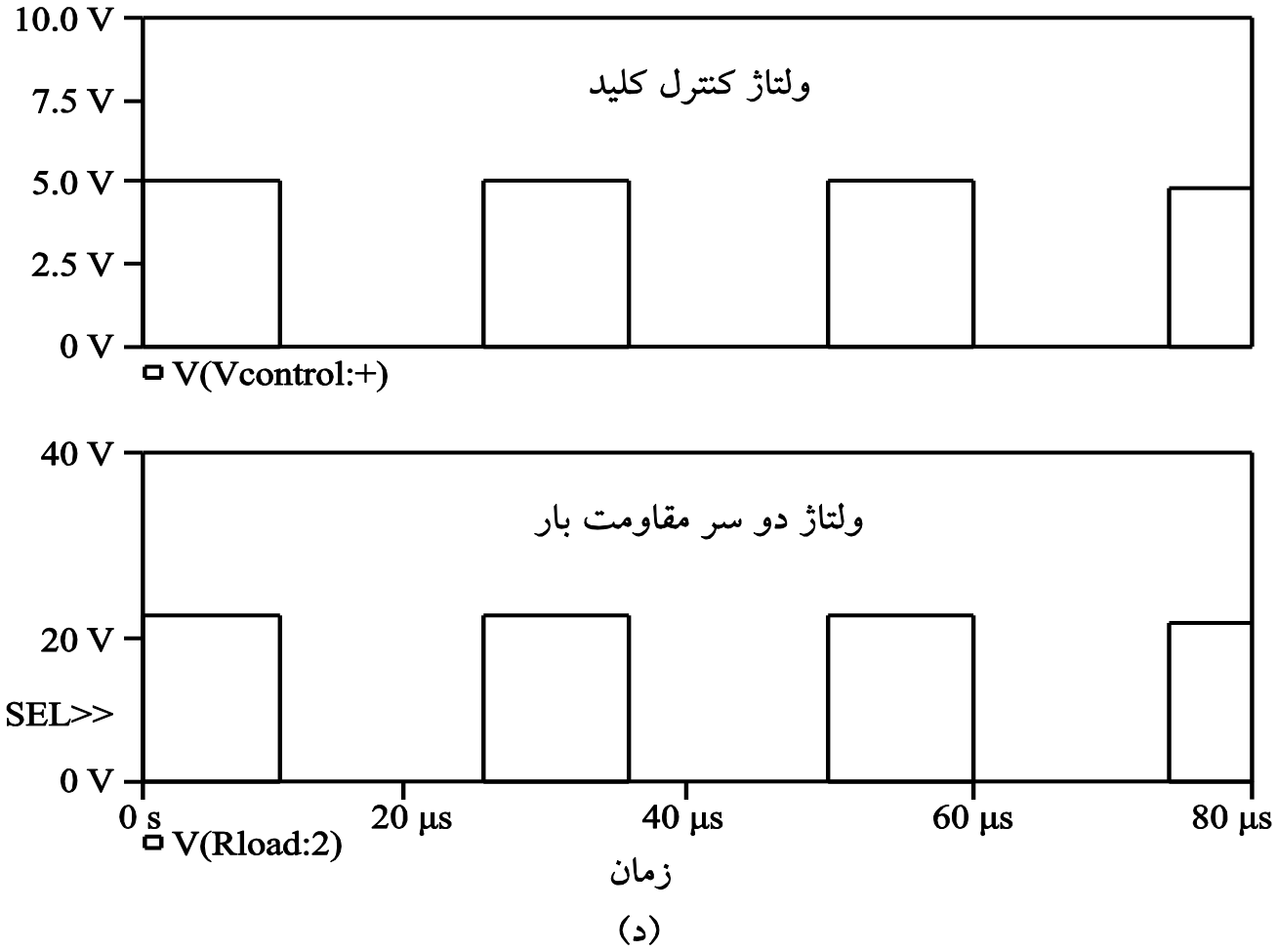



(ب)




(ج)

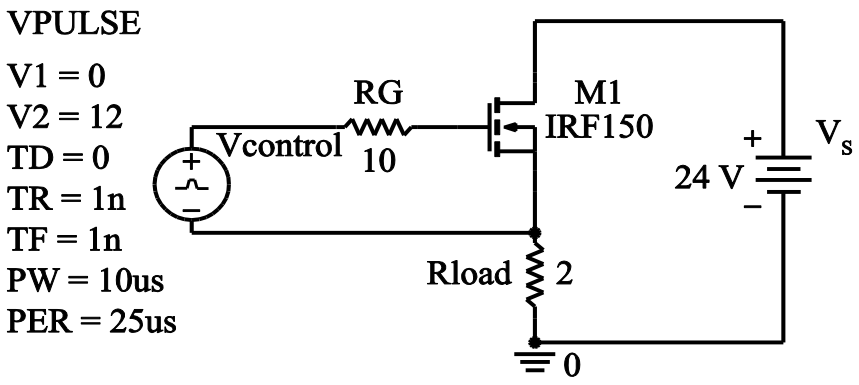
شکل ۱-۲- الف) مدار برای مثال ۱-۱، ب) ویرایش مدل کلید **Sbreak** در **PSpice** با قرار دادن **Ron=۰/۱ Ω**، ج) تنظیم تحلیل حالت گذرا د) خروجی **Probe** (ادامه دارد).




**شکل ۱-۲- الف) مدار برای مثال ۱-۱، ب) ویرایش مدل کلید Sbreak در PSpice با قرار دادن Ron=۰/۱ Ω، ج) تنظیم تحلیل حالت گذرا د) خروجی Probe (ادامه دارد).**

## ترانزیستورها

- ترانزیستورهایی که به‌عنوان کلید در مدارهای الکترونیک قدرت به‌کار می‌روند، می‌توانند به‌عنوان کلید ایده‌آل، توسط کلید کنترل‌شده با ولتاژ، در شبیه‌سازی مورد استفاده قرارگیرند. همانند مثال ۱-۲ یک ترانزیستور ایده‌آل می‌تواند در حالت روشن با یک مقاومت بسیار کوچک مدل شود. یک مقاومت حالت روشن که با مشخصات MOSFET تطابق داشته باشد، می‌تواند برای شبیه‌سازی مقاومت هدایت $R_{DS(ON)}$ یک MOSFET مورد استفاده قرار گیرد تا رفتار یک مدار با مشخصه‌های غیر ایده‌آل را تعیین کند. اگر عملکرد دقیق یک ترانزیستور مورد نیاز باشد، ممکن است یک مدل در کتابخانه PSpice یا از پایگاه اینترنتی شرکت سازنده قطعات در دسترس باشد.
- مدل MOSFETهای قدرت IRF150 وIRF9140 در کتابخانه نسخه آزمایشی وجود دارد. MOSFET پیش‌فرض با مدل MbreakN یا MbreakN3 باید مشخصه‌هایی برای ولتاژ آستانه VTO و ثابت KP که برای یک شبیه‌سازی معنادار به مدل‌های ادوات PSpice اضافه شده است را داشته باشد. پایگاه اینترنتی شرکت‌های سازندهٔ قطعات همچون "International Rectifier" به آدرس www.irf.com دارای مدل‌های آماده SPICE برای محصولات خود هستند.
- ✓ ترانزیستورها در PSpice باید دارای مدارهای راه‌انداز باشند. در صورتی‌که رفتار یک مدار راه‌انداز مشخص مورد نظر نباشد می‌توان آن را ایده‌آل در نظر گرفت. شبیه‌سازی‌های دارای MOSFET می‌توانند مدار راه‌اندازی شبیه شکل ۱-۳ داشته باشند. منبع ولتاژ VPULSE، ولتاژ گیت ـ سورس MOSFET را برای روشن و خاموش کردن آن اعمال می‌کند. ممکن است مقاومت گیت مورد نیاز نباشد، اما وجود آن از بروز مشکلات واگرایی عددی جلوگیری می‌کند.




شکل ۱-۳- مدار راه‌انداز یک MOSFET ایده‌آل در Pspice.

## دیودها

- **هنگام نوشتن معادلات در یک مدار الکترونیک قدرت، معمولاً دیود به‌صورت ایده‌آل فرض می‌شود که این فرض فقط زمانی درست است که ولتاژهای مدار نسبت به افت ولتاژ مستقیم دیود در حالت هدایت بسیار بیشتر باشند.** جریان دیود توسط معادله زیر وابسته به ولتاژ آن است:

$$i_d = I_S\, e^{v_d/nV_t} - 1$$

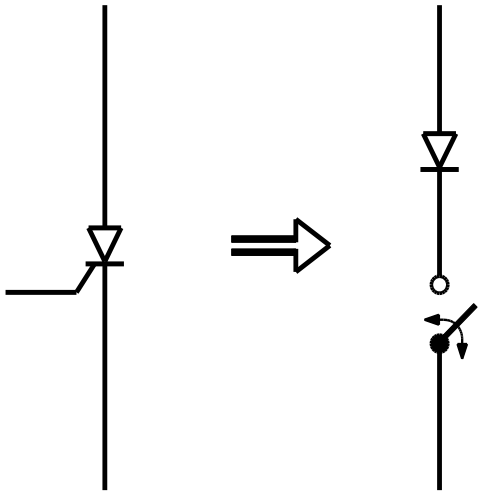
- ✓ که $n$ ضریب انتشار با مقدار پیش‌فرض یک است. در PSpice با تنظیم $n$ در یک مقدار کوچک چون ۰/۰۱ یا ۰/۰۰۱ می‌توان یک دیود ایده‌آل را تقریب زد. یک دیود تقریباً ایده‌آل با قطعه Dbreak با مدل PSpice زیر مدلسازی می‌شود:

```
model Dbreak D    n= 0.001
```

- ✓ با در نظرگرفتن مدل دیود ایده‌آل، نتایج شبیه‌سازی با نتایج تحلیلی که از معادلات توصیف‌کننده به‌دست می‌آید، یکسان خواهد بود. یک مدل PSpice برای دیود که به‌صورت دقیق‌تری رفتار آن را مدل کند را می‌توان از کتابخانه ادوات به‌دست آورد. شبیه‌سازی با مدل مفصل دیود نتایج واقعی‌تری را نسبت به مدل ایده‌آل ایجاد می‌کند. اگر ولتاژهای مدار بزرگ باشند تفاوت معناداری بین جواب‌ها، هنگام استفاده از مدل ایده‌آل و استفاده از مدل دقیق دیود دیده نخواهد شد. مدل پیش‌فرض دیود برای Dbreak را می‌توان به‌عنوان یک حالت میانی بین دیود ایده‌آل و دیود واقعی در نظر گرفت، که اغلب تفاوت ناچیزی در نتایج ایجاد خواهد کرد.

## تایریستورها (SCRها)

- یک مدل SCR در کتابخانه ادوات نسخه آزمایشی PSpice وجود دارد که می‌توان از آن برای شبیه‌سازی مدارهای دارای SCR استفاده کرد. اما این مدل دارای تعداد نسبتاً زیادی از مؤلفه‌ها است که موجب تحمیل یک محدوده ابعادی به نسخه آزمایشی PSpice می‌شود.
- ✓ یک مدل ساده SCR که در چندین مدار از این کتاب مورد استفاده قرار گرفته، یک کلید سری‌شده با یک دیود می‌باشد که در شکل ۱-۴ نمایش داده شده است. بستن کلید کنترل‌شده با ولتاژ، معادل اعمال جریان گیت به SCR است و دیود مانع از جاری شدن جریان معکوس در مدل می‌شود. اشکال اساسی این مدل ساده از SCR در این است که در کل دوره روشن‌بودن SCR، کلید کنترل‌شده با ولتاژ باید بسته بماند، که این مسئله نیازمند یک دانش اولیه از رفتار مداری است که از این قطعه استفاده می‌کند. توضیحات بیشتر، در مثال‌های PSpice، در فصول آتی ارائه می شود.



**شکل ۱-۴- مدل ساده‌شده تایریستور (SCR) برایPSpice.**

## ۱–۳– مشکلات همگرایی در PSpice

- بعضی از شبیه‌سازی‌های PSpice در این کتاب، به‌خاطر کلیدزنی که در مدارهای شامل القاگر یا خازن انجام می‌پذیرد، دچار مشکلات همگرایی عددی می‌شوند. تمام فایل‌های PSpice که ارائه شده است به‌گونه‌ای طراحی شده‌اند که دچار مشکلات همگرایی نشوند. اما گاهی تغییر یک متغیر مداری باعث ایجاد خطا در همگرایی تحلیل حالت گذار می‌شود.

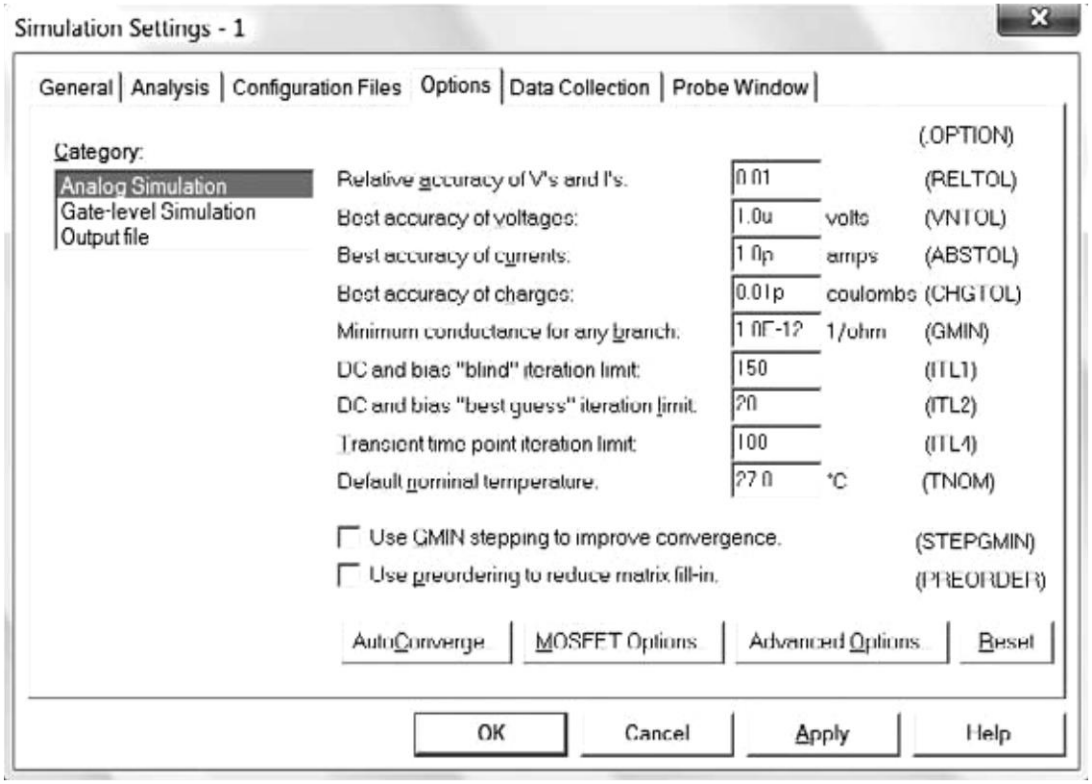
✓ در شرایطی که مشکل همگرایی در PSpice رخ می‌دهد تمهیدات زیر می‌تواند مفید باشد:

۱- حد تکرار ITL4 را از ۱۰ به ۱۰۰ یا بزرگ‌تر افزایش دهید. این یک انتخاب است که از پنجره تنظیم‌های شبیه‌سازی، همان‌گونه که در شکل ۱-۵ نشان داده شده، قابل دسترسی می‌باشد.

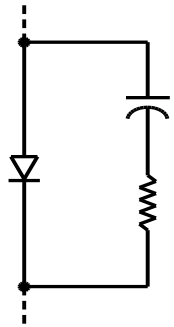
۲- تولرانس نسبی RELTOL را به مقداری غیر از مقدار پیش‌فرض ۰/۰۰۱ تغییر دهید (شکل ۱-۵).

۳- مدل قطعه را به‌گونه‌ای تغییر دهید که کمتر به مدل ایده‌آل نزدیک باشد. برای مثال، مقاومت هدایت یک کلید کنترل‌شده با ولتاژ را به مقدار بزرگ‌تری تغییر دهید، و یا از یک منبع ولتاژ کنترل‌شده که تغییرات ناگهانی ندارد استفاده کنید. اگر عدد n در مدل یک دیود افزایش یابد، از حالت ایده‌آل دور می‌شود. در حالت کلی مدل ادوات ایده‌آل، موجب بروز مشکلات همگرایی بیشتری نسبت به مدل‌های واقعی می‌شوند.

۴- از یک مدار ضربه‌گیر (Snubber) از نوع $RC$ استفاده کنید. به‌منظور جلوگیری از تغییر شدید ولتاژ دو سر کلیدها، می‌توان یک مقاومت و خازن سری‌شده با ثابت زمانی کم را به‌صورت موازی با آنها قرار دارد. برای مثال، قراردادن یک ترکیب سری از یک مقاومت ۱kΩ و یک خازن ۱nF به‌صورت موازی با دیود (شکل۱-۶) ممکن است باعث بهبود همگرایی شود بدون این که تأثیری بر نتایج شبیه‌سازی داشته باشد.




**شکل۱-۵- منوی انتخاب‌ها برای تنظیم‌هایی که می‌توانند مشکلات همگرایی را حل نمایند. RELTOL و ITL4 در اینجا تغییر کرده‌اند.**



**شکل۱-۶- مدار RC برای کمک به همگرایی در PSpice.**